

Requested Patent: JP2001242225A

Title:

METHOD FOR ACTIVATING A JTAG INTERFACE OF A MICROPROCESSOR OF A MICROCONTROLLER UPON WHICH A JTAG INTERFACE IS IMPLEMENTED, AND MICROCONTROLLER ;

Abstracted Patent: US2001023490 ;

Publication Date: 2001-09-20 ;

Inventor(s): AUE AXEL (DE); GLOECKLER KLAUS (DE); MOESSNER CLAUS (DE) ;

Applicant(s): ;

Application Number: US20010758675 20010111 ;

Priority Number(s): DE20001000785 20000111 ;

IPC Classification: G06F11/26 ;

Equivalents: DE10000785, ITMI20010004 ;

ABSTRACT:

A method for activating a microprocessor, which is part of a microcontroller, within the framework of a boundary scan test procedure according to Institute of Electrical and Electronic Engineers (IEEE) standard 1149, using a Joint European Test Action Group (JTAG) interface of the microprocessor. To be able to test a microcontroller, using the boundary scan test procedure, even when the JTAG interface is not accessible by a separate hardware adaptor of a JTAG tester, it is proposed that the JTAG interface of the microprocessor be activated by a test routine executable on the microprocessor

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-242225

(P2001-242225A)

(43) 公開日 平成13年9月7日 (2001.9.7)

(51) Int. Cl. ⁷	識別記号	FI	テーマコード (参考)
G 0 1 R 31/28		G 0 6 F 11/22	3 6 0 P
G 0 6 F 11/22	3 6 0	G 0 1 R 31/28	G

審査請求 未請求 請求項の数13 OL (全 8 頁)

(21) 出願番号 特願2001-3390 (P2001-3390)

(22) 出願日 平成13年1月11日 (2001.1.11)

(31) 優先権主張番号 10000785.6

(32) 優先日 平成12年1月11日 (2000.1.11)

(33) 優先権主張国 ドイツ (DE)

(71) 出願人 390023711

ローベルト ボツシュ ゲゼルシャフト

ミット ベシュレンクテル ハフツング

ROBERT BOSCH GESELL

SCHAFT MIT BESCHRAN

KTER HAFTUNG

ドイツ連邦共和国 シュツツガルト

(番地なし)

(72) 発明者 クラウス グレックレル

ドイツ連邦共和国 71679 アスベルク,

フィルスシュトラッセ 13

(74) 代理人 100095957

弁理士 亀谷 美明 (外3名)

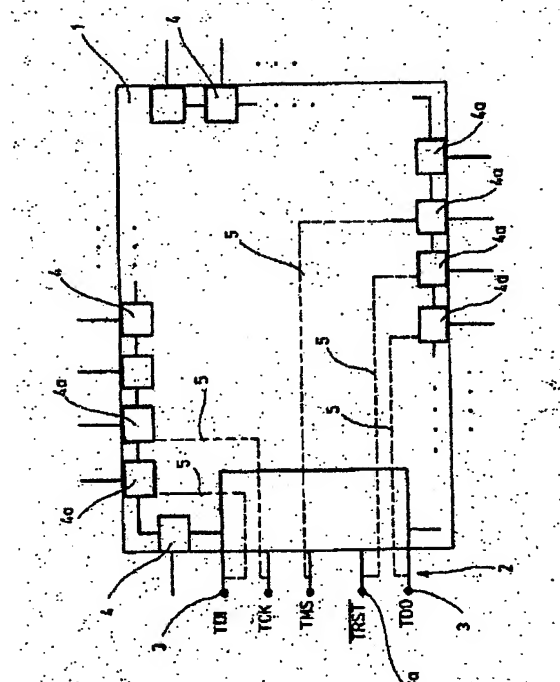
最終頁に続く

(54) 【発明の名称】 マイクロプロセッサのJTAGインターフェイスの駆動方法、当該マイクロプロセッサを有するマイクロコントローラ及び制御装置

(57) 【要約】

【課題】

【解決手段】 IEEE基準1149に基づくバウンダリスキャンテスト方法を使用して、マイクロコントローラ内のマイクロプロセッサ1のJTAGインタフェース2を駆動する方法であって、前記マイクロプロセッサ1のJTAG-インターフェイス2が、前記マイクロプロセッサ1上で実行可能なテストルーチンから駆動される。



【特許請求の範囲】

【請求項1】 IEEE基準1149に基づくバウンダリスキャンテスト方法を使用して、マイクロコントローラ内のマイクロプロセッサのJTAGインターフェースを駆動する方法であって、前記マイクロプロセッサのJTAGインターフェースが、前記マイクロプロセッサ上で実行可能なテストルーチンから駆動される、ことを特徴とするマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項2】 前記マイクロプロセッサの入出力ポートは、前記JTAGインターフェースのピンと接続されており、前記JTAGインターフェースのピンは、テストルーチンにより前記入出力ポートを介して駆動される、ことを特徴とする請求項1に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項3】 前記JTAGインターフェースのピンが、テストルーチンにより、テストルーチン内で決定されたテストシーケンスに応じてセット及び/又は読まれる、ことを特徴とする請求項1又は2に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項4】 前記バウンダリスキャンテスト方法において、前記テストルーチンでは、前記JTAGインターフェースのテストデータ電流が使用される、ことを特徴とする請求項1、2あるいは3項のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項5】 前記マイクロプロセッサの入出力ポートが、テストルーチンにより予め設定された期間、出力ポートとして、かつハイに切り換えられ、マイクロプロセッサのインターフェースに印加されているレベルが測定される、ことを特徴とする請求項2、3あるいは4項のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項6】 前記マイクロプロセッサの入出力ポートが、前記テストルーチンにより予め設定された期間、入力ポートとして切り換えられ、決定されたテストシーケンスに応じて定められた値が、マイクロコントローラのインターフェースに印加される、ことを特徴とする請求項2、3、4あるいは5項のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項7】 JTAGインターフェースのピンに印加されている値が、マイクロプロセッサの入出力ポートを介して読み出されて、マイクロコントローラのメモリ領域に格納される、ことを特徴とする請求項6に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項8】 前記メモリ領域に格納されている値が、マイクロコントローラのインターフェースを介して読み出される、ことを特徴とする請求項7に記載のマイクロ

プロセッサのJTAGインターフェースの駆動方法。

【請求項9】 前記マイクロプロセッサのJTAGインターフェースの駆動方法は、車両の制御装置のマイクロコントローラを検査するために使用される、ことを特徴とする請求項1、2、3、4、5、6、7あるいは8項のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェースの駆動方法。

【請求項10】 IEEE基準1149に基づくバウンダリスキャンテスト方法の枠内で、マイクロプロセッサのJTAGインターフェースを介して駆動可能な、少なくとも1つのマイクロプロセッサを具備するマイクロコントローラであって、前記マイクロコントローラは、少なくとも1つのマイクロプロセッサが、マイクロプロセッサ上で実行可能なテストルーチンにより、マイクロプロセッサのJTAGインターフェースを駆動する手段を有する、ことを特徴とするマイクロコントローラ。

【請求項11】 前記駆動手段は、前記マイクロプロセッサのパッドセルと、前記パッドセルから前記JTAGインターフェースのピンまでの接続導線とを有し、前記パッドセルは入出力ポート機能を有する、ことを特徴とする請求項10に記載のマイクロコントローラ。

【請求項12】 前記マイクロコントローラは、インターフェースを有しており、前記インターフェースは、前記マイクロコントローラの外部から印加されているレベルが測定可能であり、あるいはそのインターフェースに所定値を印加可能である、ことを特徴とする請求項10又は11に記載のマイクロコントローラ。

【請求項13】 前記請求項10～12のうちいずれか1項に記載のマイクロコントローラを有し、かつ請求項1～9のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェースの駆動方法を実施する、車両の制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロプロセッサのJTAGインターフェースの駆動方法、当該マイクロプロセッサを有するマイクロコントローラ及び制御装置に関する。

【0002】

【従来の技術】従来技術より既知である、IEEE基準1149に基づくバウンダリスキャンテスト方法は、2つの半導体回路素子間（例えばマイクロコントローラとマイクロコントローラの外部ドライバとの間）の接続を検査するために使用される。バウンダリスキャン方法は、検査する半導体回路素子に対して、例えば測定接触子（例えばネイルベッドアダプタ）を使用して外部から直接アクセスする必要はなく、半導体回路素子のJTAG（Joint-European-Test-Action-Group）インターフェースを介して半導体回路素子にアクセスできるという利点がある。

【0003】かかるバウンダリスキャン方法は、例えばサン マイクロエレクトロニクス (SUN MICRO ELECTRONICS) の情報紙マウンテンビュー (Mountain View), CA, USA, 「JTAGバウンダリスキャン概論 (Introduction to JTAG Boundary Scan)」, White Paper, 1997年1月, Part No. WPR-0018-01, 及びインターネットのページ <http://www.iee.et.tu-dresden.de/iee/em/web-dot4.htm>, "Analogen Boundary Scan, IEEE P1149.4" に詳細に開示されている。以下、上記2つの従来技術について説明する。

【0004】上記従来技術は、マイクロプロセッサとして形成された半導体回路素子におけるバウンダリスキャンに関する。マイクロプロセッサは、車両の制御装置の一部を形成するマイクロコントローラの一部である。制御装置は、車両の所定機能（例えば内燃機関、ブレーキ、トランスミッション、シャーシ、走行特性又は車両室内の暖房/空調）を、開ループ制御/閉ループ制御する。

【0005】従来技術によれば、JTAGインターフェイスは、ピンを介して接触される。JTAGインターフェイスに接続されるJTAGテスターのハードウェアアダプタを介して、ピンを外部から監視及び/又は制御することができる。JTAGインターフェイスには、ハードウェアアダプタを介して、バウンダリスキャンテスト方法の決定されたテストシーケンスに応じて、マイクロコントローラあるいはマイクロプロセッサのテストデータ電流が供給される。

【0006】

【発明が解決しようとする課題】このように、従来技術においてバウンダリスキャンテスト方法を実施するためには、JTAGインターフェイスは、ハードウェアアダプタを接続するために外部から自由にアクセスできない。したがって、ハウジング内に配置されているあるいはJTAGインターフェイスが使用準備完了状態において他の理由から自由にアクセスできないマイクロコントローラには、バウンダリスキャンテスト方法を使用することができない。

【0007】即ち、従来技術によれば、少しでも複雑なマイクロコントローラを有する車両の制御装置においては、バウンダリスキャンテスト方法を使用して検査を実施することができないという問題がある。即ち、制御装置は使用準備完了状態ではハウジング内に閉成されているので、外部からJTAGインターフェイスをハードウェアアダプタと接触させることができないからである。このように、従来技術では、車両の制御装置の機能を検査するために、比較的長時間要し、高価かつ広範な機能

テストを実施しなければならないという問題がある。

【0008】したがって、本発明の目的は、マイクロコントローラのJTAGインターフェイスが自由にアクセスできない場合でも、バウンダリスキャンテスト方法によりマイクロコントローラの機能を検査することが可能な新規かつ改良されたマイクロプロセッサのJTAGインターフェイスの駆動方法、当該マイクロプロセッサを有するマイクロコントローラ及び制御装置を提供することにある。

【0009】

【課題を解決するための手段】上記課題を解決するため、請求項1に記載の発明では、IEEE基準1149に基づくバウンダリスキャンテスト方法を使用して、マイクロコントローラ内のマイクロプロセッサのJTAGインタフェースを駆動する方法であって、前記マイクロプロセッサのJTAGインターフェイスが、前記マイクロプロセッサ上で実行可能なテストルーチンから駆動される、ことを特徴とするマイクロプロセッサのJTAGインターフェイスの駆動方法が提供される。

【0010】本項記載の発明では、マイクロプロセッサのJTAGインターフェイスが外部から自由にアクセスできない場合でも、マイクロコントローラの機能の検査を実施することができる。これは、例えば車両内の所定の機能を開ループ制御/閉ループ制御するために使用される複雑なマイクロコントローラを有する制御装置を検査する場合に重要である。また、広範な機能テストなしで、制御装置の秩序通りの機能を検査することができる。さらに、制御装置のマイクロコントローラから外部のドライバへの接続を検査することができる。制御装置において実施されるバウンダリスキャンテスト方法により、より高いテストカバリング（品質向上）が達成される。さらに、所定の機能テストがバウンダリスキャンテスト方法により代用されて省略することができるのでテスト時間を短縮することができる（コスト削減）。

【0011】また、請求項2に記載の発明のように、前記マイクロプロセッサの入出力ポートは、前記JTAGインターフェイスのピンと接続されており、前記JTAGインターフェイスのピンは、テストルーチンにより前記入出力ポートを介して駆動される、如く構成すれば、JTAGインターフェイスのピンをこのように入出力ポートとして駆動することは、特に簡単な実装となる。

【0012】また、請求項3に記載の発明のように、前記JTAGインターフェイスのピンが、テストルーチンにより、テストルーチン内で決定されたテストシーケンスに応じてセット及び/又は読まれる、如く構成すれば、入力として接続されている入出力ポートを介して、JTAGインターフェイスのピンに印加されている値を読み出すことができる。読まれた値は、すぐに処理されるか、あるいは後に処理するために一時的に格納することができる。入出力ポートの少なくとも1つが、入力と

して接続されている場合には、テストアダプタによりマイクロコントローラのインターフェイスを介して、マイクロプロセッサあるいはマイクロコントローラへ所定の値を印加することができる。JTAGインターフェイスのピン(DO)に印加されている値は、マイクロコントローラのインターフェイスに印加されている値及びマイクロコントローラの機能可能性に依存する。

【0013】また、請求項4に記載の発明のように、前記バウンダリスキュンテスト方法において、前記テストルーチンでは、前記JTAGインターフェイスのテストデータ電流が使用される。如く構成すれば、テストデータ電流により、所定のテストデータパターンをマイクロプロセッサあるいはマイクロコントローラへ印加することができるので、マイクロコントローラの所定の機能をシミュレートし、マイクロコントローラの機能を検査することができる。

【0014】また、請求項5に記載の発明のように、前記マイクロプロセッサの入出力ポートが、テストルーチンにより予め設定された期間、出力ポートとして、かつハイに切り換えられ、マイクロプロセッサのインターフェイスに印加されているレベルが測定される。如く構成すれば、マイクロコントローラのインターフェイスは、例えばSCI(Scalable-Coherent-Interface)インターフェイスとして形成されている。マイクロコントローラのインターフェイスに印加されるレベルは、例えばテストアダプタにより測定される。

【0015】また、請求項6に記載の発明のように、前記マイクロプロセッサの入出力ポートが、前記テストルーチンにより予め設定された期間、入力ポートとして切り換えられ、決定されたテストシーケンスに応じて定められた値が、マイクロコントローラのインターフェイスに印加される。如く構成すれば、JTAGインターフェイスのピン(DO)には、マイクロコントローラのインターフェイスに印加されている値に応じた所定の値が出力され、入力ポートとして接続されかつJTAGインターフェイスのピンと接続されているマイクロプロセッサのI/Oポートにより読まれる。

【0016】また、請求項7に記載の発明のように、JTAGインターフェイスのピンに印加されている値が、マイクロプロセッサの入出力ポートを介して読み出されて、マイクロコントローラのメモリ領域に格納される。如く構成するのが好ましい。なお、かかるメモリ領域として、例えばマイクロプロセッサのダイレクトアクセスを有する内部のリードライトメモリ(ランダムアクセスメモリ、RAM)である。

【0017】また、請求項8に記載の発明のように、メモリ領域に格納されている値が、マイクロコントローラのインターフェイスを介して読み出される。如く構成するのが好ましい。読み出された値は、その後、テスト装

置においてさらに処理することができる。

【0018】また、請求項9に記載の発明のように、前記マイクロプロセッサのJTAGインターフェイスの駆動方法は、車両の制御装置のマイクロコントローラを検査するために使用される。如く構成することができる。

【0019】上記課題を解決するため、請求項10に記載の発明のように、IEEE基準1149に基づくバウンダリスキュンテスト方法の枠内で、マイクロプロセッサのJTAGインターフェイスを介して駆動可能な、少なくとも1つのマイクロプロセッサを具備するマイクロコントローラであって、前記マイクロコントローラは、少なくとも1つのマイクロプロセッサが、マイクロプロセッサ上で実行可能なテストルーチンにより、マイクロプロセッサのJTAGインターフェイスを駆動する手段を有する、ことを特徴とするマイクロコントローラが提供される。

【0020】本項記載の発明では、マイクロプロセッサのJTAGインターフェイスを簡単に修正することにより、JTAGインターフェイスが外部から自由にアクセスできないようなマイクロコントローラのためにも、バウンダリスキュンテスト方法を使用することができる。

【0021】また、請求項11に記載の発明のように、前記駆動手段は、前記マイクロプロセッサのパッドセルと、前記パッドセルから前記JTAGインターフェイスのピンまでの接続導線とを有し、前記パッドセルは入出力ポート機能を有する。如く構成すれば、パッドセルは、マイクロプロセッサのために、入力インバータ又は出力ドライバとして動作される。パッドセルは、各々JTAGインターフェイスの所定ピンと接続されている。パッドセルを入力ポートとして接続することにより、JTAGインターフェイスのピンに印加されている値を読み出すことができ、出力ポートとして接続することにより、JTAGインターフェイスのピンに所定の値を印加することができる。

【0022】また、請求項12に記載の発明のように、前記マイクロコントローラは、インターフェイスを有しており、前記インターフェイスは、前記マイクロコントローラの外部から印加されているレベルが測定可能であり、あるいはそのインターフェイスに所定値を印加可能である。如く構成すれば、マイクロコントローラのインターフェイスは、好ましくはSCI(Scalable-Coherent-Interface)インターフェイスとして形成することができる。

【0023】上記課題を解決するため、請求項13に記載の発明では、前記請求項10～12のうちいずれか1項に記載のマイクロコントローラを有し、かつ請求項1～9のうちいずれか1項に記載のマイクロプロセッサのJTAGインターフェイスの駆動方法を実施する、車両の制御装置。

【0024】本項記載の発明では、マイクロコントロー

ラのJTAGインターフェイスが自由にアクセスできない場合でも、バウンダリスキャンテスト方法によりマイクロコントローラの機能を検査することが可能な車両の制御装置を提供することができる。

【0025】

【発明の実施の形態】以下、本発明の好適な実施の形態について、添付図面を参照しながら詳細に説明する。尚、以下の説明及び添付図面において、同一の機能及び構成を有する構成要素については、同一符号を付することにより、重複説明を省略する。

【0026】近年における制御装置は、より複雑なマイクロコントローラが搭載されるので、マイクロコントローラの機能テストを、より広範に検査しなければならない。高集積のマイクロコントローラ内のマイクロプロセッサは、JTAG (Joint-European-Test-Action-Group) インターフェイスを有し、IEEE (Institute-of-Electrical-and-Electronic-Engineers) 基準1149に基づくバウンダリスキャンテスト方法 (Boundary-Scan-Testverfahren) の枠内で、マイクロコントローラの機能を検査することができる。

【0027】当然ながら、制御装置は使用準備完了した状態では、ハウジング内に配置されているため、制御装置のマイクロプロセッサのJTAGインターフェイスは外部から自由にアクセスすることはできない。したがって、バウンダリスキャンテスト方法を実施するためのJTAGテストのハードウェアアダプタを接続させることはできない。かかる理由から、本発明は、マイクロプロセッサ1を駆動する新規かつ改良された方法を提案する。

【0028】(第1の実施の形態) まず、図1を参照しながら、第1の実施の形態について説明する。図1は、第1の実施の形態にかかるマイクロコントローラのマイクロプロセッサの構成を示すブロック図である。

【0029】まず、図1に示すように、マイクロコントローラのマイクロプロセッサ1は、マイクロコントローラの複数の半導体回路素子の1つである。また、マイクロコントローラは、車両の制御装置の構成部分である。かかる制御装置は、所定の車両機能 (例えば内燃機関、トランスミッション、ブレーキ、シャーシ、走行特性又は車両室内の暖房/空調) を、開ループあるいは閉ループ制御する。

【0030】マイクロプロセッサ1のJTAGインターフェイス2は、ピン3を介して接触される。ピン3には、従来技術によれば、JTAGテストのハードウェアアダプタ (図示せず) が接続される。

【0031】車両の制御装置においても、バウンダリスキャンテスト方法の利点を利用するために、本実施形態においては、JTAGインターフェイスをマイクロプロ

セッサ1上で実行可能なテストルーチンから駆動できる構成される。

【0032】マイクロプロセッサ1は、通常の入出力 (IO) ポート機能を具備するパッドセル4を有する。かかるパッドセル4は、入力インバータあるいは出力ドライバとして、マイクロプロセッサ1のために動作する。また、パッドセル4は、マイクロプロセッサ1上で実行可能なテストルーチンにより、入力ポートあるいは出力ポートとして接続することができる。

【0033】マイクロプロセッサ1の所定のパッドセル4aからは、配線5がJTAGインターフェイス2のピン3まで延在している。テストデータ電流は、配線5を介して、パッドセル4aからピン3 (テストデータ、In, TDI) に伝達される。同様に、JTAGインターフェイス2のピン (テストデータ、Out, TDO) のピン3に印加される値を、配線5を介して、パッドセル4aにより読み込むことができる。

【0034】JTAGインターフェイス2のピン3は、テストルーチンにより、テストルーチン内で決定されたテストシーケンスに応じてセット及び/又は読み出すことができる。出力ドライバとして接続されているパッドセル4aを介して、予め設定されたテストデータ電流をJTAGインターフェイス2を介してマイクロプロセッサ1あるいはマイクロコントローラに伝達することができる。

【0035】このとき、例えばテストアダプタ (図示せず) によりアクセスできるマイクロコントローラのインターフェイス (図示せず) のピンにおいて、印加されているレベルを測定することができる。マイクロコントローラのインターフェイスのかかるテストピンに印加されているレベルは、テストルーチンによりJTAGインターフェイス2のピン3 (TDI) を介してマイクロプロセッサ1あるいはマイクロコントローラへ与えられる。テストデータ電流並びにマイクロコントローラの機能可能性に依存する。

【0036】一方、入力ドライバとして接続されるパッドセル4aを介して、JTAGインターフェイス2のピン3に印加されている値を読み出すことができる。読まれた値は、その後すぐに処理されるか、あるいは後から処理するためにまず一時的に格納することができる。パッドセル4aの少なくとも1つが入力ドライバとして接続されている場合には、テストアダプタによりマイクロコントローラのインターフェイスを介して所定の値を、マイクロコントローラあるいはマイクロプロセッサ1に印加することができる。JTAGインターフェイス2のピン3 (DO) に印加されている値は、マイクロコントローラのインターフェイスに印加されている値及びマイクロコントローラの機能可能性に依存する。

【0037】バウンダリスキャンテスト方法を使用することにより、制御装置製造の際に、より高いテストカバ

リング（品質向上）を得ることができる。さらに、従来では制御装置の機能検査に必要な幾つかの機能テストが、バウンダリスキャンテスト方法により代用されて省略できるので、テスト時間を短縮することができる（コスト削減）。

【0038】次に、図2に基づいて、本実施形態にかかる第1の実施の形態にかかるマイクロプロセッサのJTAGインターフェイスの駆動方法を説明する。なお、図2は、第1の実施の形態にかかるマイクロプロセッサのJTAGインターフェイスの駆動方法を説明するためのフローチャートである。

【0039】まず、図2に示すように、ステップS11で、処理が開始される（ステップS11）。このテスト開始時に、マイクロコントローラは、JTAGテストモードに切り換えられる。JTAGインターフェイス2を駆動するテストルーチンは、マイクロプロセッサ1の内部又は外部メモリ11内に格納されている。

【0040】次いで、ステップS12で、実施するテストルーチンが、メモリ11からマイクロプロセッサ1のフラッシュメモリにロードされる（ステップS12）。その後、ステップS13で、マイクロプロセッサ1内でのテストルーチンの実施の枠内で、パッドセル4aがバウンダリテストスキャン方法のテストシーケンスに応じて、入力ポート及び／又は出力ポートとして駆動される（ステップS13）。

【0041】さらに、ステップS14で、パッドセル4aを介して所定のテストデータ電流が、JTAGインターフェイス2のピン3に印加される（ステップS14）。なお、かかるテストデータ電流は、制御装置のピンに印加されるのが好ましい。

【0042】テストデータ電流は、同様にバウンダリスキャンテスト方法のテストシーケンスに依存する。テストデータ電流により、様々なテストデータパターンをマイクロプロセッサ1あるいはマイクロコントローラに印加することができる。さらに、JTAG機能性を有する他のチップ（CICs）をマイクロコントローラと接続する（及びテストする）こともできる。

【0043】次いで、ステップS15で、パッドセル4aが入力ポートとして駆動される場合には、マイクロコントローラのインターフェイスのピンに、所定の値が印加される（ステップS15）。このとき、JTAGインターフェイスのピン3に印加されている値が、パッドセル4aを介してマイクロプロセッサ1へ読み込まれる。

【0044】一方、パッドセル4aが出力ポートとして駆動されている場合には、ステップS15で、所定の値がJTAGインターフェイスのピン3に印加される（ステップS15）。このとき、マイクロコントローラのイ

ンターフェイスのピンに印加されているレベルが読まれる。

【0045】上記ステップS15における所定の値をマイクロコントローラのインターフェイスに印加し、あるいはマイクロコントローラのインターフェイスに印加されているレベルを読み出すことは、例えばインターフェイスに接続されているテストアダプタにより行われる。

【0046】その後、ステップS16で、バウンダリスキャンテスト方法のテストシーケンスの次のテスト工程が選択される（ステップS16）。次いで、ステップS17で、バウンダリスキャンテスト方法の全てのテスト工程が実行されたか否かが判断される（ステップS17）。全てのテスト工程が実行されていないと判断される場合には、ステップS13に移行して、再度処理が実行される。

【0047】一方、バウンダリスキャンテスト方法の全てのテスト工程が実行されたと判断される場合には、ステップS18に移行し、処理が終了する（ステップS18）。なお、JTAGテストモードは、TRSTポート3a（図1を参照）をアクティブにすることにより終了する。

【0048】以上、本発明に係る好適な実施の形態について説明したが、本発明はかかる構成に限定されない。当業者であれば、特許請求の範囲に記載された技術思想の範囲内において、各種の修正例および変更例を想定し得るものであり、それらの修正例および変更例についても本発明の技術範囲に包含されるものと了解される。

【0049】

【発明の効果】バウンダリスキャンテスト方法を使用することにより、制御装置製造の際に、より高いテストカバリング（品質向上）を得ることができる。さらに、従来では制御装置の機能検査に必要な幾つかの機能テストが、バウンダリスキャンテスト方法により代用されて省略できるので、テスト時間を短縮することができる（コスト削減）。

【図面の簡単な説明】

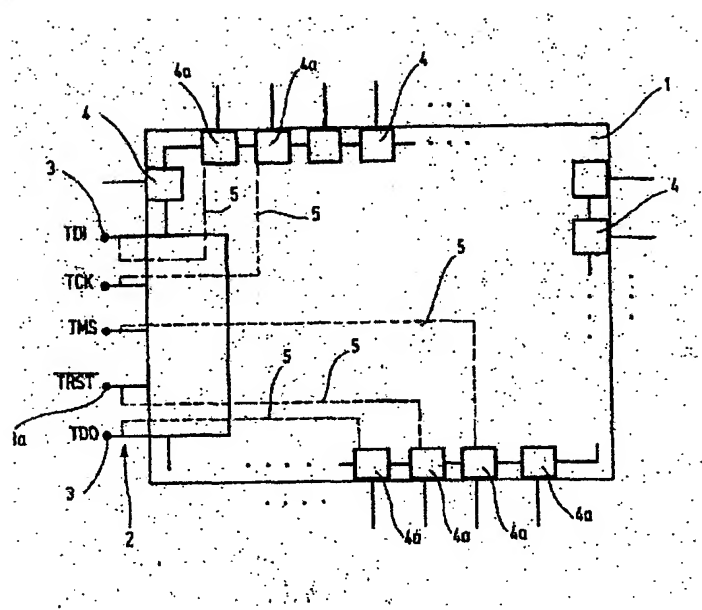
【図1】第1の実施の形態にかかるマイクロコントローラのマイクロプロセッサを示すブロック図である。

【図2】第1の実施の形態にかかるマイクロプロセッサのJTAGインターフェイスの駆動方法を説明するためのフローチャートである。

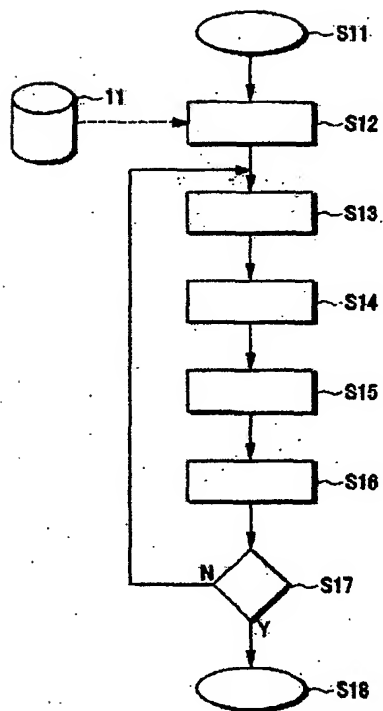
【符号の説明】

- 1 マイクロプロセッサ
- 2 JTAGインターフェイス
- 3 ピン
- 4 パッドセル
- 5 配線

【図1】



【図2】



フロントページの続き

(72)発明者 クラウス メスナー
ドイツ連邦共和国 75228 イスプリンゲ
ン, シュヴァルツヴァルトシュトラッセ
16

(72)発明者 アクセル アウエ
ドイツ連邦共和国 70825 コルンタール
ーミュンヒンゲン, トーマスーマンーシ
ュトラッセ 30